

L'architecture ARM prend pied dans la stratégie d'Intel

L'architecture ARM vient de franchir un nouveau palier dans la stratégie d'Intel. En début de semaine, le fondateur de Santa Clara a annoncé la mise en production de ses puces Stratix 10. Il s'agit de composants FPGA (field-programmable gate array) dits reprogrammables (contrairement aux processeurs x86 au jeu d'instructions figé). Autrement dit, les FPGA peuvent être configurés après leur fabrication pour exécuter des tâches spécifiques, notamment des compressions/décompressions, des opérations de chiffrement/déchiffrement, des traitements Hadoop, du Machine Learning, etc. Les Stratix 10 sont issus de [l'acquisition d'Altera](#) en juin 2015.

Le Stratix 10 combine la technologie de gravure tri-gate en 14 nanomètres (nm) avec « *une nouvelle architecture appelée HyperFlex* », évoque Intel dans son communiqué. Derrière cette nouvelle architecture, se cache bien une technologie ARM. Un quadri-cœur Cortex-A53 64 bits compose en effet le moteur du Stratix 10. Celui-ci serait en mesure de livrer une puissance allant jusqu'à 10 TFlops (soit 10 000 milliards d'opérations en virgules flottantes par seconde) à 1 GHz de fréquence. Le processeur est doté d'un bus de 1 Tbit/s pour mémoire HBM2 et afficherait une consommation électrique inférieure de 70% à son prédécesseur Stratix V (à performances égales).

Microsoft premier client du Stratix ?

Bref, le Stratix 10, qu'avait présenté le CEO d'Intel Brian Krzanich le 18 août dernier à l'Intel Developer Forum, s'inscrit comme un monstre de puissance visant à répondre aux besoins de hautes performances des applications de traitements intensifs de données réclamées par les datacenters, les infrastructures réseau, le Cloud computing, les radars et autres systèmes d'imageries. Le tout avec une consommation énergétique maîtrisée. Reste à savoir à qui Intel va vendre sa nouvelle famille de processeurs hautes performances sans, potentiellement, altérer les ventes de ses Xeon pour serveurs.

Microsoft pourrait être un de ces clients. Si aucune annonce officielle n'est avancée à ce jour, Redmond ne cache pas son intérêt pour les composants FPGA. En 2014, l'éditeur faisait état de tests dans une ferme de 1 632 serveurs où des puces reprogrammables étaient couplées à des Xeon pour accélérer, à moindre coût, les performances de son moteur de recherche Bing. A l'époque, les puces FPGA étaient fournies par... Altera.

Du FPGA pour Azure

Connus sous le nom de projet Catapult, ces travaux ont visiblement porté leurs fruits puisque les composants FPGA se retrouvent aujourd'hui dans les datacenters d'Azure, comme l'a confirmé mardi [Satya Nadella à l'occasion de Experience'16 à Paris](#). Il y a donc de fortes chances pour que les composants du projet Catapult soient fournis par Intel/Altera. Une belle vitrine technologique en vue pour Intel qui a loupé le marché des terminaux mobiles et pourrait ainsi conforter ses positions sur celui des applications liées au traitement massif de données et à l'intelligence artificielle. Un

dernier segment en pleine explosion avec l'émergence des robots, drones, voitures autonomes et autres objets connectés. Une façon aussi pour le fondateur de renouer le partenariat historique qu'il a tissé avec Microsoft, alliance qui avait permis d'imposer l'architecture x86 dans les ordinateurs personnels au début des années 80.

Intel a d'ailleurs travaillé à [intégrer des puces FPGA avec des Xeon x86](#) afin de les seconder pour accélérer certaines opérations spécifiques. Reste maintenant à vérifier que l'entreprise de Santa Clara va bien continuer à utiliser des cœurs ARM pour motoriser ses composants FPGA ou bien sera tentée de les remplacer par des cœurs x86. Ce qui ne lui a pas réussi par le passé. Sur le segment de la mobilité, la firme avait ainsi abandonné la technologie ARM au profit des processeurs maison Atom, avec la revente de sa filiale ARM XScale à Marvell en 2006.

Lire également

[Intel gravera des composants ARM en 10 nm](#)

[La DARPA met au point des puces à refroidissement liquide intégré](#)

[Supercalculateurs : JP Morgan tourne aux FPGA](#)