

TSMC travaille à une puce ARM 64 bits gravée en 16 nm

Dévoilée fin octobre 2012, la microarchitecture Cortex-A50 s'ancre un peu plus dans la réalité avec le premier *tape-out* réalisé à ce jour d'un processeur ARM 64 bits dans le cadre d'une collaboration entre ARM et TSMC.

Il s'agit de l'étape de fabrication des différents masques utilisés pour la lithographie et donc la production des puces. Il précède ici la fabrication d'un premier test-chip.

Cortex-A57 : premier test-chip en approche

Cette puce ARM de nouvelle génération à architecture Cortex-A57 sera la plus performante à ce jour. Elle est destinée à une utilisation dans des tablettes, des ordinateurs et des serveurs.

Les premiers processeurs ARM faisant appel à des registres 64 bits seront en effet déclinés en deux microarchitectures Cortex-A50.

Cortex-A57 (big) succède à Cortex-A15 avec toujours une exécution dans le désordre (*out-of-order*) des instructions (les instructions non systématiquement exécutées dans l'ordre du programme) tandis que Cortex-A53 (LITTLE) est dans la lignée de Cortex-A7 avec une exécution dans l'ordre (*in-order*) des instructions.

Les deux microarchitectures peuvent être utilisées conjointement dans un même processeur grâce à la technologie big.LITTLE d'ARM qui permet de combiner des cœurs Cortex-A53 et Cortex-A57.

Selon ARM, à consommation égale, un processeur Cortex-A57 est plus de deux fois plus performant qu'un Cortex-A15.

La technologie FinFET 16 nm de TSMC

L'Exynos 5 Octa de Samsung embarqué dans certaines versions du Galaxy S4 est le premier SoC à mettre en œuvre big.LITTLE. Mais ici, le SoC sera gravé par TSMC dans sa toute dernière technologie CMOS FinFET 16 nm.

« Cette première implémentation d'un CPU ARM Cortex-A57 ouvre la voie à nos clients communs pour tirer parti de la performance et de l'efficacité énergétique de la technologie FinFET 16 nm », a déclaré **Tom Cronk**, vice-président exécutif et directeur général de la division Processeurs chez ARM.

Six mois ont été nécessaires entre le début de la synthèse RTL jusqu'au *tape-out* avec l'utilisation de l'écosystème de conception *Open Innovation Platform* (OIP) de TSMC. Celui-ci regroupe des outils CAD (*Computer-aided design*) et des bibliothèques d'IP.

[L'annonce](#) témoigne de l'intensification de la collaboration entre ARM et TSMC. Elle signifie également que les premiers appareils intégrant des processeurs Cortex-A57 devraient arriver dès le

premier semestre 2014.