

Intel : cap sur les plates-formes serveurs 64 bits

A l'occasion de présentation de la nouvelle plate-forme serveur 2005 MP, qui associe le processeur Intel Xeon MP 64bits au 'chipset' Intel E8500, Alan Priestley, directeur européen de la division

Enterprise Solutions Marketing d'Intel, a évoqué la stratégie 'serveurs' du fondateur. Intel dispose aujourd'hui de deux architectures 64 bits : - L'Itanium 2 assure la transition des architectures RISC vers les nouvelles plates-formes de puissance d'Intel ; - Le Xeon accompagne la montée en puissance des architectures IA-32 vers le 64 bits, mais en conservant la compatibilité avec le 32 bits. Même si l'Itanium 2 dispose d'un environnement Windows dédié, la stratégie des assembleurs vise très clairement en priorité la migration des mainframes et serveurs Unix vers des architectures au coût d'acquisition et de maintenance plus réduit. A l'inverse, Xeon MP vise en priorité le monde Windows Cette transition ne cesse de s'accélérer, puisque chez le fondateur les architectures 64 bits devraient approcher les 100% de parts de marché des serveurs. En revanche, elle n'est pas seulement technologique, mais aussi, et surtout, culturelle. **Culture du processeur vers la plate-forme** Chez le fondateur comme chez les assembleurs, la préoccupation principale ne porte plus seulement sur les évolutions du processeur, mais désormais sur un écosystème qui associe processeur et 'chipset', et qui devrait évoluer en s'élargissant, la plate-forme. Il semblerait en fait que certaines technologies atteignent leurs limites, comme de dépasser la barre des 4Ghz sur les processeurs, et que l'industrie cherche désormais à élargir la puissance de travail des architectures, plutôt qu'à les accélérer ! C'est ainsi que la famille des technologies et standards qui accompagnent le processeur évolue : jeu de commandes 64 bits EM64T, PCI Express, SSE3, mémoire DDR-2, augmentation de la mémoire « cache », gestion de la puissance et de la demande DBS, RAID ou compatibilité pour la migration RISC. Avec le 'chipset' Intel E8500, la plate-forme Xeon MP se décline en deux sous-familles : - **Performance MP** pour accueillir les processeurs Xeon MP 64 bits en 2.83, 3.00 et 3.33 Ghz et cache L3, et le 'chipset' externe ; - **Value MP**, pour accueillir les processeurs Xeon MP 64 bits en 3.16 et 3.66 Ghz et cache L2, et le 'chipset' intégré. Désormais, la plate-forme fournit environ 50% de la puissance d'un serveur. Une tendance qui, là aussi, devrait s'accélérer avec l'arrivée des processeurs multicœurs, que les nouvelles plates-formes devront supporter. Mais aussi l'arrivée attendue de la virtualisation (*Intel Virtualization Technology*). **Plus de puissance, moins de TCO** L'objectif économique est atteint, Intel pense réduire le prix des serveurs de 10.000 dollars environ à 5 ou 7.000 dollars, pour des performances en nette progression. Sur les plates-formes Xeon MP quatre processeurs de dernière génération, le bus interne de 400Mhz concernait tous les processeurs, avec une bande passante à 3,2Gb/s. Sur le 'chipset' E8500, deux bus à 667Mhz alimentent simultanément deux processeurs en 5,3Gb/s, ce qui permet d'atteindre des taux de transfert de 10,6 Gb/s. Et cette même architecture Intel E8500 recevra en 2006 sur les mêmes sockets les processeurs Paxville et Tulsa, c'est-à-dire les Xeon MP dual-core. Une remarque cependant, la plate-forme permet d'adresser théoriquement jusqu'au téraoctet (téraoctet) de mémoire, ou 2 à la puissance 40, soit 1.099.511.627.776 octets. Théoriquement, car Intel donne la capacité maximale de mémoire DDR2-400 à 64Go. Pourquoi une telle limitation ? Tout simplement parce que la technologie ne suit pas, ou tout du moins qu'il faudrait étendre géographiquement le 'chipset' pour accueillir autant de barrettes DDR2 ! **Et les technologies du futur ?** Une fois la

transition vers le 64 bits terminée, dès le début 2006, le fondeur continuera d'intégrer les environnements technologiques sur le 'chipset', ou même sur le processeur. Le dual-core, en plaçant deux cœurs d'un même processeur n'est donc qu'une étape. Le 'chipset' se dotera de moteurs de mouvements de données afin d'accélérer ces derniers. Sur les I/O (entrée/sortie), qu'ils soient tournés réseaux ou stockage, les accès parallèles ou de proximité seront eux aussi accélérés. Enfin, les couches basses d'environnement hardware bénéficieront d'un support amélioré des OS. Intel AMT (*Active Management Technology*) viendra seconder la plate-forme, et en améliorer sensiblement la souplesse et la sécurité. Et elle sera étendue avec l'apport d'Intel VT (*Virtualization Technology*).