

Intel lance son premier Xeon 6 coeurs en 32 nanomètres

Avec le **Xeon 5600** annoncé aujourd'hui, Intel ne se contente pas de basculer ses processeurs serveurs x86 sous architecture Nehalem en design 32 nanomètres (nm). Le fondateur entend bien répondre aux enjeux des entreprises en matière de puissance de calcul, d'optimisation de la consommation énergétique et de surface, et de virtualisation. C'est aussi le premier Xeon bi-socket à introduire **6 coeurs natifs** sur une même pièce de silicium, proposés aux côtés des versions 4 coeurs de la puce.

Pas moins de **13 puces** sont aujourd'hui proposées, dont 5 en 6 coeurs, avec des fréquences d'horloge comprises **entre 1,86 GHz et 3,46 GHz** (un record chez Intel sur un produit commercialisé) pour des enveloppes thermiques de **40 à 130 Watt** selon les usages visés (de la basse consommation à la performance absolue en passant par le compromis entre les deux). Soit le ratio performance/Watt le plus élevé du côté de Santa Clara.

On y retrouve les technologies propres à **Nehalem**, notamment [le dernier né des Core i7](#), à savoir le contrôleur mémoire intégré sur la puce, le bus d'interconnexion QPI, les trois canaux de mémoire DDR3 (soit jusqu'à 144 Go de mémoire par socket dans l'absolu), la technologie d'overclocking Turbo Boost, etc. Les versions 6 coeurs bénéficieront de 12 threads (8 pour les quadricore) avec jusqu'à 12 Mo (8 pour les quadri) de cache de niveau 3 (L3) de partage des informations entre les coeurs.

Au delà des caractéristiques architecturales qui, selon Intel, affichent des **performances en hausse de 63%** sur du calcul pur et jusqu'à 50% sur des serveurs d'entreprise (ERP, Java, base de données...) par rapport aux Xeon 5500, le 5600 s'enrichit de nouvelles fonctionnalités. Ainsi, « *nous avons intégré de plus en plus de couches bases de virtualisation sur processeur*, souligne **Pascal Lassaigne**, directeur du marché entreprises chez Intel France, *nous avons travaillé sur le jeu des Entrées/Sortie pour améliorer le transfert des données [des machines virtuelles] sur processeur.* » Ce qui se traduirait par une multiplication par 8 des performances en mode virtualisation par rapport aux Xeon 5100 de 2006.

Autre innovation, l'IPT (Intelligent Power Technologie) ne se contente pas d'ajuster automatiquement la consommation en fonction de l'occupation des coeurs (Power Gate/Power State), « *il est capable de gérer la plate-forme, donc le rack et, dans l'absolue, jusqu'au data center* », poursuit le dirigeant. A performances égales, un Xeon basse consommation L5640 consommera **30% d'énergie en moins** qu'un 5570.

Enfin, **la sécurité se voit renforcée** avec l'intégration des algorithmes de chiffrement AES-NI qui accélèrent ainsi les traitements cryptographiques et autorise l'abandon des disques de données chiffrés en frontal, voire des cartes accélératrices. La sécurité des données est également soutenue avec le TXT (Trusted eXecution Technologie) d'authentification des machines virtuelles et reconnu par la plupart des hyperviseurs (VMware, KVM, Xen...). En revanche, aucune nouvelle fonctionnalité en terme de tolérance de panne n'est introduite.

Malgré l'offensive d'AMD qui [joue la carte du multicoeur](#) avec un Opteron 6100 à 8 et 12 coeurs (le Magny-Cours sera officialisé à la fin du mois), Intel est confiant sur la capacité du marché à répondre à son offre. Notamment grâce à **une année 2010 de reprise des budgets** et de renouvellement des parcs. « *Les grandes entreprises nous reconsultent et travaillent leurs appels d'offres* », déclare Pascal Lassaing. Selon lui, la base installée auprès des grands comptes est constituée de 40% de Xeon simple cœur (2005) et 42% de double cœur (2006). « *Soit 80% de base serveur qui peut tirer bénéfice d'un remplacement pour consolider les coûts d'administration, de consommation d'énergie et renforcer la sécurité.* » **Une économie qui pourrait s'élever jusqu'à 100 000 dollars par mois** sur une base de 500 serveurs (selon une évaluation interne).

Toujours est-il qu'Intel a déjà un client. Le Xeon 5600 équipera notamment les nouveaux serveurs x86 [eX5 d'IBM](#), a annoncé Big Blue pour alimenter sa nouvelle architecture serveur. Laquelle se concentre sur une meilleure optimisation de la mémoire à partir d'un nouveau jeu de composants logiques. Une stratégie visant à s'affranchir des limites imposées par le couple processeur-mémoire qui devrait démultiplier les performances de traitement pour les serveurs x86, notamment pour les modes virtualisés. Nul doute que ses principaux concurrents, HP en tête, devraient suivre une trajectoire similaire, déjà initiée d'une certaine manière par Cisco avec son offre [Unified Computing System](#).