

# JP Morgan dope son calcul de risques financiers au FGPA

Lorsqu'il est question de calculs massifs, toute technologie permettant de réduire le nombre de nœuds d'un *cluster* est la bienvenue, tant le coût d'un supercalculateur est prohibitif.

Depuis quelques années, la solution la plus courante pour répondre à cette problématique consiste à utiliser des **GPU** (Graphics Processing Unit), ces derniers se montrant très véloces dans le cadre de calculs massivement parallèles.

## **Du FGPA plus fort que les GPU**

La *holding* financière **JP Morgan** vient d'opter pour une alternative intéressante aux GPU. En effet, elle s'appuie sur des **FPGA** (*Field-Programmable Gate Array*). Une information que nous devons à nos confrères de [Computerworld UK](#). Les FPGA sont des composants modifiables à volonté, ce qui en fait des candidats rêvés pour créer des circuits **ultraspécialisés**. Dans ce cas, ils ont été programmés par **Maxeler Technologies**, un professionnel du secteur.

Le circuit obtenu servira à des opérations **d'analyse des risques**, un domaine où la firme capable de se montrer la plus réactive acquiert un avantage décisif sur ses concurrents. Avant sa mise au point, un jeu complet de calculs prenait près de huit heures à JPMorgan. Une durée aujourd'hui ramenée à **238 secondes**, dont seulement 12 secondes de temps de traitement au sein du FPGA.

## **La formule1 : jusqu'à dix fois plus rapide**

La firme dispose même d'une solide marge de progression. En effet, un FPGA peut servir de base à la création d'un **ASIC** (*Application-Specific Integrated Circuit*), un composant qui abandonne le côté reprogrammable contre des performances (en terme de fréquence de fonctionnement) **proches** de celles des processeurs classiques. Des gains allant de fois trois à fois dix pourraient ainsi être obtenus.