

# Spansion et le taiwanais TSMC développent des mémoires 'flash' 40 nanos

Quid de la technologie Mirrobit Eclipse? L'idée au c?ur de ce nouveau produit est de combiner les deux principales technologies de mémoire 'flash', NOR et NAND. Rappelons que la mémoire 'flash' NOR, qui se trouve dans les terminaux mobiles, a la capacité d'activer du code directement depuis le 'chipset', une fonctionnalité que l'on nomme XIP pour « *execute in place* ».

Concrètement, cela signifie que les outils présents sur le terminal s'exécutent directement en mémoire ROM sans utiliser la mémoire RAM.

Au contraire, la mémoire 'flash Nand' est surtout présente dans les *smartphones*, les téléphones 'haut de gamme' et les équipements gourmands en mémoire, car elle offre une capacité de stockage plus importante .

Interrogé en avril 2007 dans nos colonnes, Patrick Le Bihan, Product Definition et Alliances Manager pour Spansion déclarait à propos de cette technologie : « *MirrorBit est une technologie à 2 bits par cellules, donc elle permet de stocker deux fois plus de mémoire, mais il y a également un autre avantage, à savoir stocker plus de cellules sur une même surface de silicium. Pour comprendre cela il faut se représenter la cellule comme étant découpée en deux. L'architecture MirrorBit permet de stocker plus de transistors, plus de cellules sur une surface de silicium donnée qu'avec la technologie 'Floating Gate' (1 bit per cell). Si l'on fait une coupe de la mémoire Flash il y a 39 % de cellules en plus auxquels il faut ajouter deux bits d'informations par cellules. La technologie MirroBit permet de produire plus de Wuffer,(ndlr: +35%), ce qui représente un avantage en terme de coût* », déclare Patrick Le Bihan.

Avec ce partenariat, Spansion va élargir son spectre applicatif et sa clientèle. La fonction de TSMC sera de rendre cette production de masse possible.

Spansion et TSMC ont déjà signé des partenariats similaires notamment pour la production de mémoires MirrorBit Technology de 110 nm et de 90 nm.

TSMC fabrique les 'wafers' pour Flash Memory Spansion de 110 nm depuis la fin 2006. La production des 90 nm sur des wafers de 300 nm va débuter à la mi 2007.