

Semi-conducteurs : transistor quantique

TFET, le futur des puces ?

Un transistor d'un nouveau genre a été mis au point par le **Penn State**, l'*US National Institute of Standards and Technology* (NIST) et l'**IQE**, une société spécialisée dans la fabrication de *wafers*. Ils ont présenté le fruit de leurs travaux à l'*International Electron Devices Meeting* qui s'est tenu à **Washington D.C. du 9 au 11 décembre**.

Un véritable transistor quantique

Alors que la finesse de gravure diminue, le process CMOS se heurte de plein fouet à des limites physiques. Dans la mesure où l'épaisseur d'oxyde (diélectrique de type SiO₂) sous la grille doit diminuer à chaque nouvelle longueur de grille, le courant de grille par effet tunnel augmente. Il varie même de manière exponentielle avec l'épaisseur de grille.

Or, c'est paradoxalement l'aspect quantique propre à l'effet tunnel qu'exploite ce nouveau transistor. Précisément, les chercheurs l'ont baptisé **TFET** pour « *Tunnel Field Effect Transistor* » .

Idéal pour le *low voltage*

Il a notamment pour particularité de pouvoir opérer à très faible tension d'alimentation alors qu'avec les *process* CMOS avancés, la tension d'alimentation ne baisse guère (on reste à 1 volt minimum). La **puissance mise en jeu est alors automatiquement moindre** et la **chaleur dissipée également**. Avec une telle caractéristique, il pourrait tout logiquement se destiner à des appareils fonctionnant sur batterie ou encore à des circuits qui seront implantés dans le corps humain.

C'est d'autant plus vrai qu'il est également capable d'opérer à très hautes fréquences. Il peut donc être utilisé dans des circuits de transmission mettant en œuvre des radio fréquences.

« Dans ce travail, nous sommes allés un peu plus loin et avons montré la capacité de le faire fonctionner à haute fréquence, ce qui est pratique pour les applications où la puissance est un aspect essentiel, telles que le traitement et la transmission d'informations à partir de dispositifs implantés dans le corps humain, » déclare **Bijesh Rajamohan**, un étudiant diplômé à Pen State ayant participé aux travaux.

Un véritable trouble FET

C'est en jouant sur la composition du substrat que la barrière d'énergie a été réduite à une valeur proche de 0, ce qui permet de moduler le passage des électrons par effet tunnel.

En prenant la relève du transistor MOSFET (*Metal Oxide Semiconductor Field Effect Transistor*), le TFET permettrait à la miniaturisation des puces de se poursuivre dans la **logique de la loi de Moore**. Miniaturisation mais également baisse de la tension d'alimentation, un **facteur clef pour que les**

futures puces consomment moins de puissance et dissipent moins de chaleur.

Alors que de plus en plus de circuits électroniques sont destinés à fonctionner dans des appareils alimentés par batterie, le TFET a donc de sérieux atouts.

L'article « *Demonstration of InGaAs/GaAsSb Near Broken-gap Tunnel FET with $I_{on}=740\mu A/\mu m$, $GM=700\mu S/\mu m$ and Gigahertz Switching Performance at $V_{DS}=0.5V$* » sera publié dans le cadre de la manifestation IEDM (International Electron Devices Meeting).

Voir aussi

[Silicon.fr étend son site dédié à l'emploi IT](#)

[Silicon.fr en direct sur les smartphones et tablettes](#)