

# Un processeur ARM à consommation électrique ultra basse présenté à l'ISSCC

À l'ISSCC (*International Solid State Circuits Conference*) qui s'est tenu cette semaine du 17 au 21 février à San Francisco, l'Imec (*Interuniversity Microelectronics Centre*) et le Holst Centre ont présenté un processeur ARM à très faible consommation électrique. Il a été réalisé en faisant fonctionner les transistors MOS juste au-dessus de leur tension de seuil ( $V_t$ ).

## Une consommation électrique aussi basse que 79 $\mu$ W

L'article présenté précise qu'il peut être cadencé à 1 MHz en étant polarisé à une tension d'alimentation de 0,4 volt. Dans de telles circonstances, les mesures indiquent une consommation électrique de 79  $\mu$ W dans des tests mettant en œuvre une opération de type FFT (*Fast Fourier Transform* pour Transformée de Fourier Rapide).

« *Le traitement des données avec efficacité énergétique sera essentiel pour un large éventail d'applications émergentes allant des réseaux corporels (Body Area Networks) à l'automatisation des bâtiments et la surveillance des équipements. La réduction de la consommation de puissance active et les fuites en veille du CPU sont donc des considérations de plus en plus importantes pour la conception numérique* », a déclaré **Harmke de Groot**, le directeur de programme au Centre Holst/IMEC.

La plate-forme du nouveau processeur économe en énergie est adaptée à des applications biomédicales telles que la surveillance de l'électrocardiographie (ECG) et de l'électroencéphalographie (EEG).

Si les développements actuels se focalisent principalement sur l'amélioration de la performance plutôt que de l'efficacité énergétique, de son côté, Holst Centre travaille sur des dispositifs basse tension fonctionnant sur batteries et par récupération d'énergie.

## Une gestion dynamique de la tension d'alimentation

La particularité du CPU présenté ici est de fonctionner sous une faible tension d'alimentation tout en offrant des performances suffisantes pour répondre aux besoins de l'application et en maintenant cette performance sur une plage conséquente de tensions et de températures. La tension d'alimentation peut ainsi être réglée de 1,1 v jusqu'à 0,4 v en fonction des exigences de consommation électrique et de performances.

L'autre problématique à prendre en compte est liée aux variations *process*. Ces dernières ont un impact direct sur la valeur de la tension de seuil des transistors. De ce fait, les transistors peuvent ne plus fonctionner si leur tension de seuil vient à dépasser la tension d'alimentation (0,4 v par exemple).

Afin de prévenir les dysfonctionnements inhérents aux variations *process* et garantir la robustesse des processeurs produits, l'équipe de chercheurs a connecté des circuits de type bascules flip-flop

appelées « canary » qui constituent un mécanisme d'observation du dysfonctionnement des bascules (un circuit de base en numérique) lorsque la tension d'alimentation est trop faible. Celle-ci est alors augmentée si nécessaire afin d'assurer le fonctionnement du CPU.

Mais afin de réduire encore plus la consommation électrique, certaines parties du circuit peuvent être éteintes ou contrôlées individuellement. L'interface logicielle peut également gérer dynamiquement le CPU suivant différents modes de fonctionnement.

Dans les années à venir, on devrait assister à l'essor des systèmes embarqués dans de nombreux domaines grâce à ce type de dispositif à consommation électrique ultra faible.